

完全 $Z_0=50\Omega$ 同軸構造のスプリングプローブ等価回路モデル

Complete $Z_0=50\text{ ohm}$ Coaxial Spring Probe Equivalent-circuit model

川村 良

Makoto Kawamura

株式会社エス・イー・アール

概要： SHF 帯高速信号を扱う LSI の実装設計には HSPICE 等での事前シミュレーションが欠かせなくなっている。IC ソケットを含んだ回路及び回路配線の同軸シミュレーションの要求に応える為に、1 ミリメートルピッチ同軸構造ソケットに組み込まれた同軸スプリングプローブ(MD102-00 使用)の S パラメータをネットワークアナライザを用いて測定し、受動素子によって構成される等価回路及びそのパラメータを 10GHz までの範囲に絞り求めている。

1. S パラメータ測定

S パラメータは、アジレントテクノロジー社の PNA シリーズネットワークアナライザを使用し図 1 に示す様なループ測定により同軸プローブコンタクトの測定を行った。

測定には、完全同軸プローブ構造の IC ソケットと同一の構造で同軸コンタクトを配置し既知の特性を持った測定ジグと先端でフル 2 ポート校正可能な GGB 社製の測定用ピコプローブを使用した。

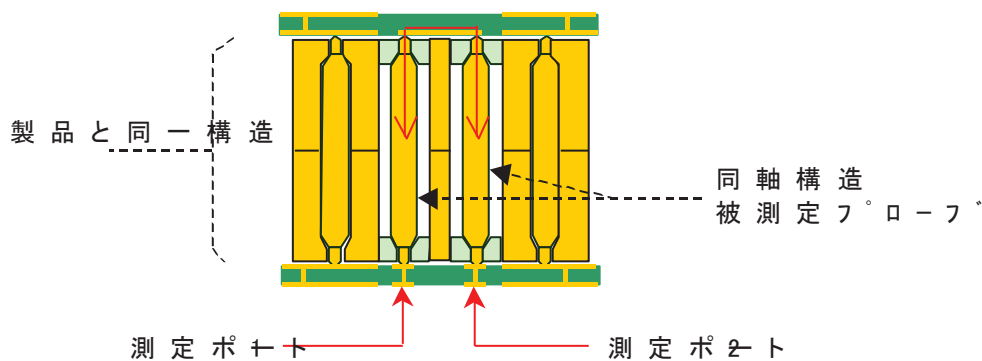


図 1 S パラメータの測定

2. 等価回路の最適化

図 1 に示す方法で S パラメータ測定を行い、その実測値を回路シミュレーションソフトウェア(アジレント社製 ADS)に取り込み、図 2 に示す等価回路を使用して各受動素子定数の最適化を行った。図 2 は測定方法に合わせてコンタクト 2 本分の等価回路を示してあるため左右対称となっております。また相対する素子も同値となる。

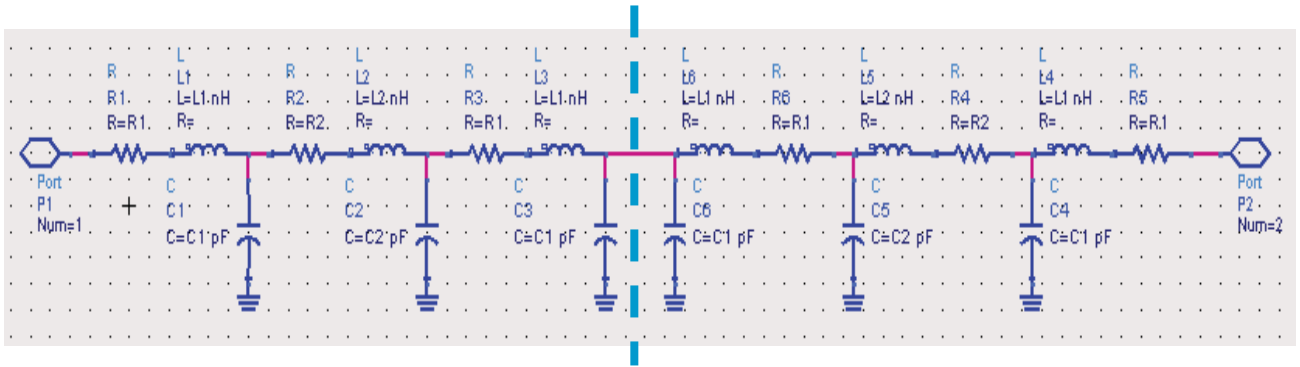


図 2：等価回路モデル

2.1. 最適化結果

実測データと上記等価回路の ADS を使用した最適化後のパラメータとして表 1 の回路定数が得られた。あわせて ADS でのフィッティング結果を図 3 に示す。

C1(=C4)	C2(=C5)	C3(=C6)	R1(=R5)	R2(=R4)	R3(=R6)	L1(=L4)	L2(=L5)	L3(=L6)
0.364pF	0.001pF	0.364pF	0.005 Ω	0.01 Ω	0.005 Ω	0.317nH	0.598nH	0.317nH

表 1：等価回路定数

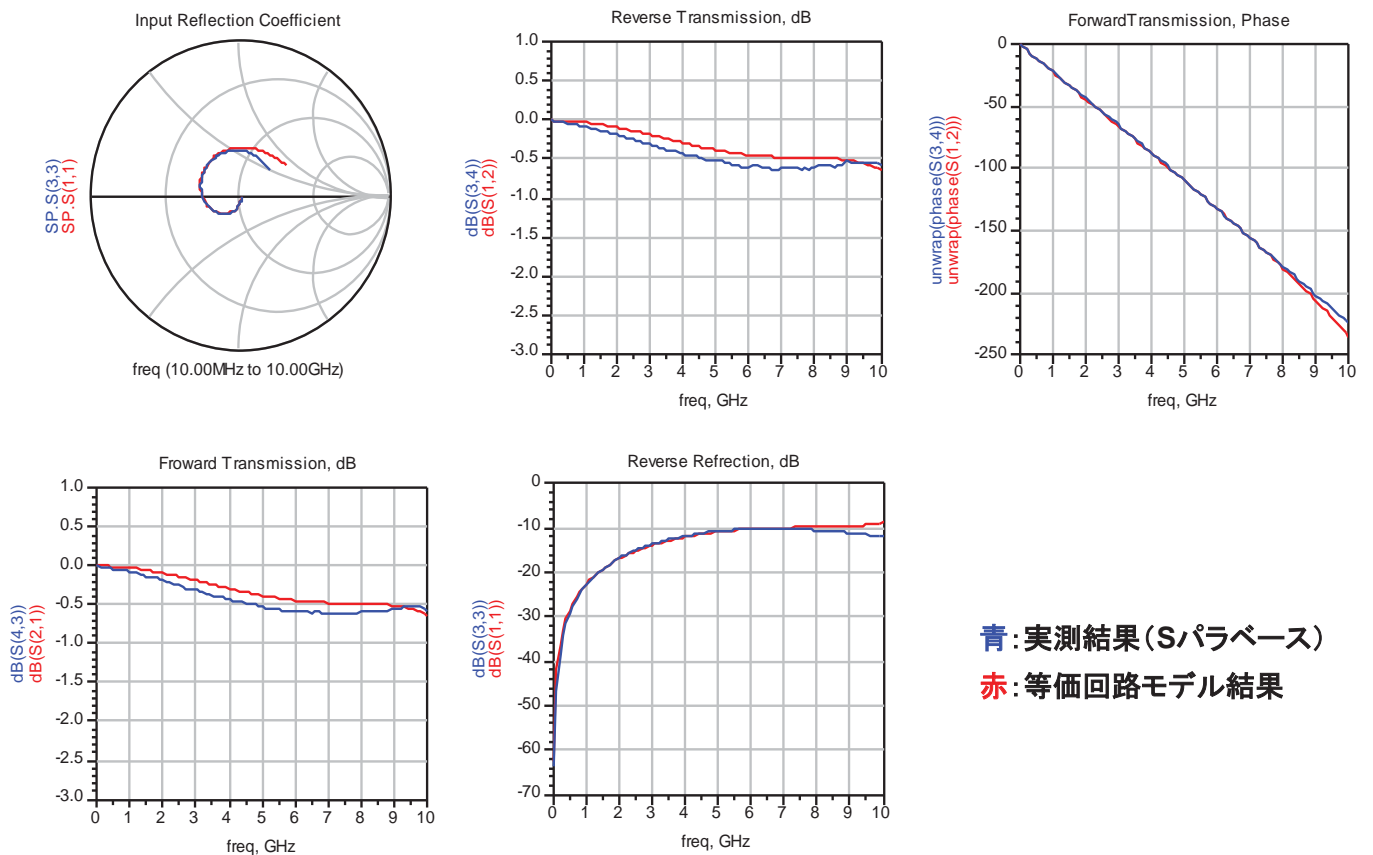
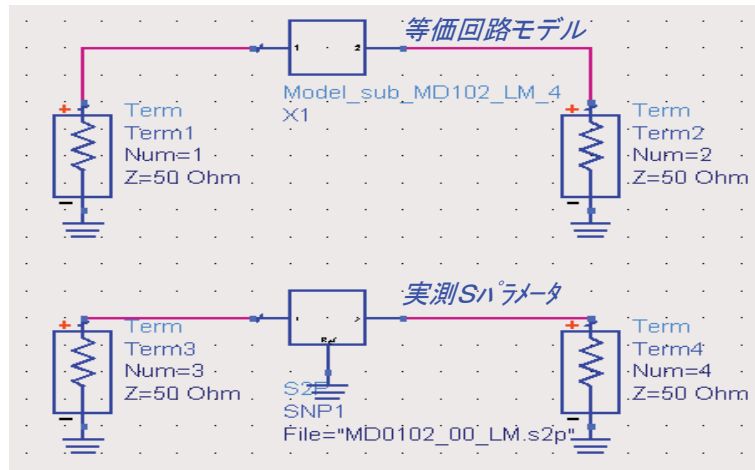


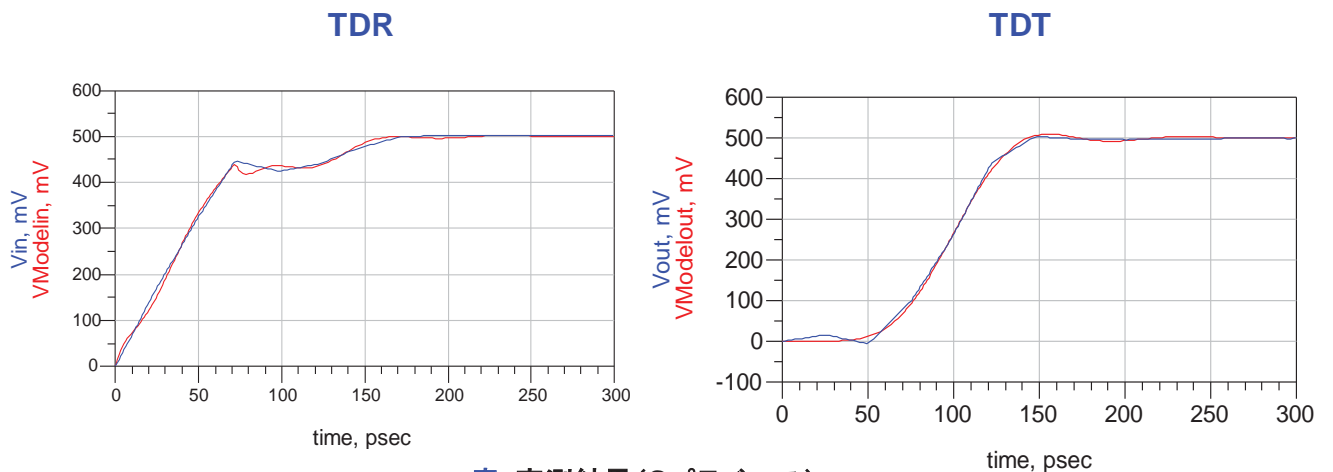
図 3：シミュレーションソフトウェアによる最適化結果



シミュレーション回路

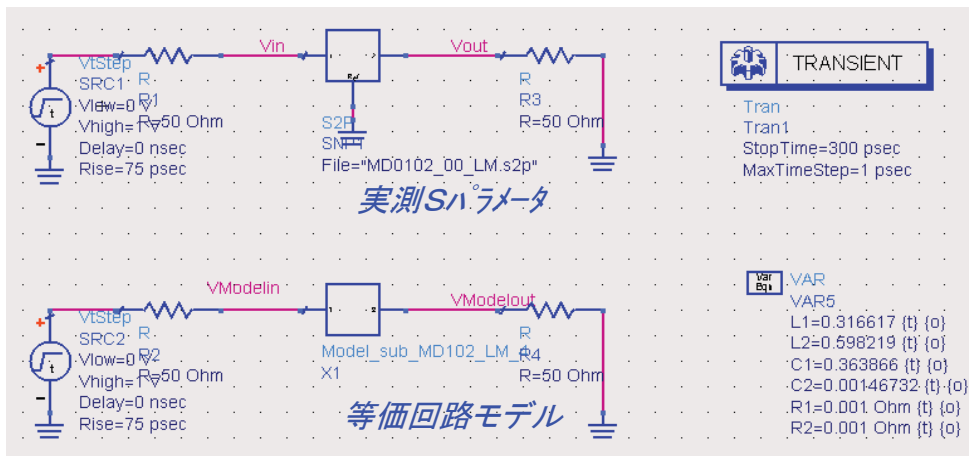
2.2. 時間軸シミュレーション

ADS で求めた最適化パラメータを元に時間軸シミュレーション (TDR/TDT) を実施した結果を示す。
 入力パルスの立ち上がりは 75psec で行っておりこれはほぼ 10GHz に相当する。



青: 実測結果 (Sパラベース)

赤: 等価回路モデル結果



時間軸シミュレーション回路

3. 考察

測定された特性は、図 1 に示されるように折り返された 2 本の同軸構造プローブの特性であり、通過特性の最悪値は 10GHz 近傍で $-0.5\text{dB}\sim-0.6\text{dB}$ となっている。

完全同軸構造の効果としては、同一プローブの非同軸 IC ソケットの構造に比べると通過特性で約 $-1\text{dB}(@10\text{GHz})$ 、同様に反射特性では $-4\text{dB}(@10\text{GHz})$ の同軸化特性改善効果が現れている。

また、最適化された回路定数を使用したシミュレーションは、実測した S パラメータとの比較結果を見てわかるように、通過特性の実測データとの利得の相違は最大でも 0.2dB 程度となっており位相も含めて適正な相関が取れた結果を得ている。